

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 03-073642

(43)Date of publication of application : 28.03.1991

(51)Int.Cl.

H04L 29/14

H04L 1/24

(21)Application number : 01-210348

(71)Applicant : NEC CORP

(22)Date of filing : 14.08.1989

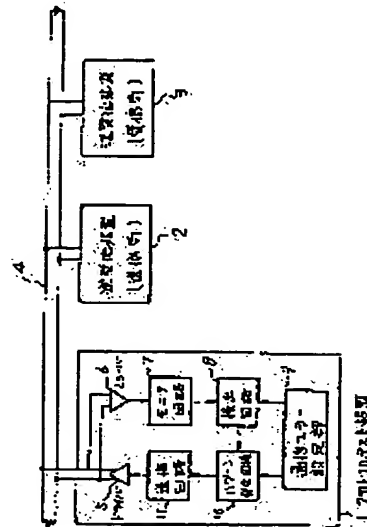
(72)Inventor : OSHIMA IZUMI

## (54) PROTOCOL TEST EQUIPMENT

### (57)Abstract:

PURPOSE: To analyze the reply of a transmitter-receiver simultaneously in the occurrence of a communication error by superimposing a pattern of a communication error onto a communication data between transmitter-receivers being test objects so as to generate the communication error.

CONSTITUTION: A detection circuit 8 detects a timing of communication error generation set by a communication error setting section 9 to which the content of the communication error is set to drive a pattern generating circuit 10 to generate a communication error pattern corresponding to the content of the communication error at the communication error setting section 9 and a pattern is generated from the generating circuit 10 and sent to a transmission line 4 through a transmission circuit 11 and a driver 5. Then how a transmission station 2 and a reception station 3 having a transmitter-receiver reply is monitored through a receiver 6 and a monitor circuit 7 to analyze whether or not the operation as a protocol is implemented.



## LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平 3 - 7 3 6 4 2

(43) 公開日 平成3年(1991)3月28日

(51) Int. Cl.<sup>5</sup>

H 0 4 L 13/00

識別記号

3 1 5 Z

庁内整理番号

F I

技術表示箇所

H 0 4 L 29/14 8 0 4

H 0 4 L 1/24

審査請求 未請求

(全 6 頁)

(21) 出願番号 特願平1-210348

(22) 出願日 平成1年(1989)8月14日

(71) 出願人 000000423

日本電気株式会社

東京都港区芝5丁目7番1号

(72) 発明者 大島 泉

東京都港区芝5丁目33番1号 日本電気株式  
会社内

(74) 代理人 内原 晋

(54) 【発明の名称】 プロトコルテスト装置

(57) 【要約】 本公報は電子出願前の出願データであるため要約のデータは記録されません。

**【特許請求の範囲】**

伝送路を介して送受信装置に接続され、通信エラーが発生したときに前記送受信装置がプロトコル通りの応答を行なうか否かをテストするプロトコルテスト装置において、前記通信エラーの内容を設定している通信エラー設定部と、前記送受信装置から伝送路上に送信しているデータをモニタするモニタ回路と、前記モニタ回路でモニタした内容より前記通信エラー設定部の通信エラーの発生すべきタイミングを検出する検出回路と、前記検出回路で検出された通信エラーの発生タイミングに基づき前記通信エラー設定部の通信エラーを発生させるためのパターンを発生するパターン発生回路と、前記パターン発生回路からのパターンを伝送路に重畳する送信回路とを含み、前記伝送路に接続された送受信装置間で送受信される通信データに前記通信エラーのパターンを重畳することにより、通信エラーを発生させることを特徴とするプロトコルテスト装置。

⑩ 日本国特許庁(JP)

⑪ 特許出願公開

## ⑫ 公開特許公報(A) 平3-73642

⑬ Int. Cl.<sup>5</sup>

識別記号

庁内整理番号

⑭ 公開 平成3年(1991)3月28日

H 04 L 29/14  
1/248732-5K  
8948-5K

H 04 L 13/00

3 1 5 Z

審査請求 未請求 請求項の数 1 (全6頁)

⑮ 発明の名称 プロトコルテスト装置

⑯ 特 願 平1-210348

⑰ 出 願 平1(1989)8月14日

⑱ 発 明 者 大 島 泉 東京都港区芝5丁目33番1号 日本電気株式会社内

⑲ 出 願 人 日本電気株式会社 東京都港区芝5丁目7番1号

⑳ 代 理 人 弁理士 内 原 晋

## 明 細 書

## 発明の名称

プロトコルテスト装置

## 特許請求の範囲

伝送路を介して送受信装置に接続され、通信エラーが発生したときに前記送受信装置がプロトコル通りの応答を行なうか否かをテストするプロトコルテスト装置において、前記通信エラーの内容を設定している通信エラー設定部と、前記送受信装置から伝送路上に送信しているデータをモニタするモニタ回路と、前記モニタ回路でモニタした内容より前記通信エラー設定部の通信エラーの発生すべきタイミングを検出する検出回路と、前記検出回路で検出された通信エラーの発生タイミングに基づき前記通信エラー設定部の通信エラーを発生させるためのパターンを発生するパターン発生回路と、前記パターン発生回路からのパターンを伝送路に重畳する送信回路とを含み、前記伝送

路に接続された送受信装置間で送受信される通信データに前記通信エラーのパターンを重畳することにより、通信エラーを発生させることを特徴とするプロトコルテスト装置。

## 発明の詳細な説明

## 〔産業上の利用分野〕

本発明はプロトコルテスト装置に関し、特に通信エラー等の異常状態が発生したときにプロトコルテストを行なうプロトコルテスト装置に関する。

## 〔従来の技術〕

従来、かかるプロトコルテスト装置は、通信エラーが発生した場合、テスト対象となる送受信装置がプロトコル通りの通信を行なうか否かをテストすることにより判定している。

第4図は従来の一例を示す伝送路に接続されたプロトコルテスト装置のブロック図である。

第4図に示すように、従来のテストシステムは伝送路4とこの伝送路4に接続され且つテスト対

## 特開平3-73642(2)

象になる送受信装置21とプロトコルテスト装置20とから構成されている。このプロトコルテスト装置20は、伝送路4に接続されたドライバ5およびレシーバ6と、このレシーバ6に接続されたモニタ回路7と、通信エラーの内容を設定している通信エラー設定部9と、その通信エラーの内容に基づいて標準的通信エラーのフレームを発生するフレーム発生回路22と、通信エラーのフレームを伝送路4へ出力する送信回路11とを有している。尚、フレームは送信元アドレス、受信元アドレス、制御コードおよびデータ等より構成される通信パケットである。一方、送受信装置21はその通信エラーのフレームを受信して応答を行なうので、その応答内容をプロトコルテスト装置20のレシーバ6、モニタ回路7を介して受信し、先に送信した通信エラーのフレームに対して、プロトコル通りの応答であるか否かを解析する。

第5図は第4図における従来の送信局と受信局の通信例を説明するための模式図である。

第6図(a)に示すように、このようなハンドシェーク方式のプロトコルのテストを行う場合、従来はプロトコルテスト装置20から送信データ①をテスト対象である送受信装置を有する受信局3に伝送路4を介して送信し、受信局3からの応答①をモニタし、送信データ①に対してプロトコル通りであるか否かを解析する。

次に、第6図(b)に示すように、プロトコルテスト装置20から応答①を送受信装置を有する送受信局2に送信した後、送信局2より送信データ②を受信してモニタし、応答①に対してプロトコル通りであるか否かを解析する。

(発明が解決しようとする課題)

上述した従来のプロトコルテスト装置において、通信エラーが発生したときのハンドシェーク方式のプロトコルをテストする場合、第一段階ではプロトコルテスト装置からテスト対象である送受信装置の受信局に通信エラーのフレームを送信し且つ受信局からの応答を解析するテストを行なう必要があり、第二段階ではプロトコルテスト装

第5図に示すように、かかる通信例はハンドシェーク方式における送受信装置を有する送信局と受信局のデータのやり取りを示し、送信局は送信データ①を受信局に送信し、受信局では送信データ①を受信できたかどうかの応答①を返送する。更に、送信局では、応答①に対して送信データ②を受信局に送信する。以下、同様に繰り返して行なわれる。

例えば、家庭内のAV機器のコントロール用のバスとして開発されているドメスティック・デジタル・バス(D2B)において、送信局では1バイト毎にデータを送信し、しかも受信局からデータの受信に成功した応答が返送されてこなかった場合、再び同じデータを送信している。また、受信局より受信に成功した応答があった場合は、次のデータを送信するようなプロトコルになっている。

第6図(a)、(b)はそれぞれ従来のプロトコルテスト手順を説明するための装置接続図である。

置から送受信装置の送信局に通信エラーのフレームを受信したときの応答を行ない、その応答に対する送信局の送信データを解析するテストを行なう必要がある。従って、従来のプロトコルテスト装置は2段階のテストを行なう必要があるので、テスト効率が悪いだけでなく、実際の通信エラー状態からも離れてしまうという欠点がある。

本発明の目的は、かかるテスト効率を向上させるとともに、実際の通信エラーに近い状態でプロトコルをテストすることのできるプロトコルテスト装置を提供することにある。

(課題を解決するための手段)

本発明のプロトコルテスト装置は、伝送路を介して送受信装置に接続され、通信エラーが発生したときに前記送受信装置がプロトコル通りの応答を行なうか否かをテストするプロトコルテスト装置において、前記通信エラーの内容を設定している通信エラー設定部と、前記送受信装置から伝送路上に送信しているデータをモニタするモニタ回路と、前記モニタ回路でモニタした内容より前記

## 特開平3-73642(3)

通信エラー設定部の通信エラーの発生すべきタイミングを検出する検出回路と、前記検出回路で検出された通信エラーの発生タイミングに基づき前記通信エラー設定部の通信エラーを発生させるためのパターンを発生するパターン発生回路と、前記パターン発生回路からのパターンを伝送路に重畳する送信回路とを含み、前記伝送路に接続された送受信装置間で送受信される通信データに前記通信エラーのパターンを重畳することにより、通信エラーを発生させるように構成している。

## 〔実施例〕

次に、本発明の実施例について図面を参照して説明する。

第1図は本発明の第一の実施例を示す伝送路に接続されたプロトコルテスト装置のブロック図である。

第1図に示すように、本実施例のプロトコルテスト装置1は送信局としての送受信装置2および受信局としての送受信装置3と共に伝送路4に接続されており、ここでは伝送路4に接続されたド

ライバ5およびレシーバ6と、このレシーバ6に接続され且つテスト対象となる送受信装置2、3が伝送路4上に送信しているデータをモニタするモニタ回路7と、通信エラーの内容が設定されている通信エラー設定部9と、モニタ回路7でモニタした内容より通信エラー設定部9の通信エラーの発生タイミングを検出する検出回路8と、この検出回路8より通信エラーの発生タイミングが検出された時に通信エラー設定部9で設定してある通信エラーを発生させるためのパターンを発生するパターン発生回路10と、この発生したパターンを伝送路4に出力する送信回路11とを有している。

すなわち、第1図において、プロトコルテストシステムは伝送路4と、この伝送路4に接続したテスト対象となる送受信可能な送受信装置を有する送信局2および受信局3と、プロトコルテスト装置1とから構成されている。このプロトコルテスト装置1は送受信装置を有する送信局2が伝送路4に送出しているデータをレシーバ6とモニタ

回路7を介してモニタし、通信エラーの内容が設定されている通信エラー設定部9で設定された通信エラー発生のタイミングの検出を検出回路8で行なっている。この通信エラー発生のタイミングが検出された場合には、通信エラー設定部9での通信エラーの内容に相当する通信エラーパターンを発生するためのパターン発生回路10を駆動し、ここからパターンが発生される。このパターンは送信回路11およびドライバ5を通して伝送路4に送出される。そのため、送受信装置を有する送信局2が出力するデータとプロトコルテスト装置1が出力するデータが重なり、伝送路4上では通信エラー設定部9で設定した通信エラーパターンが出力される。そのとき、送受信装置を有する送信局2および受信局3がどのような応答を行なうかをレシーバ6およびモニタ回路7を通してモニタし、プロトコル通りの動作を行なうか否かを解析する。

次に、かかるプロトコルテスト装置の動作を家庭内のAV機器のコントロール用バスであるドメ

スティック・デジタル・バス(D2B)に適用した例について第2図(a)、(b)を参照して説明する。

第2図(a)、(b)はそれぞれ第1図に示すプロトコルテスト装置の正常状態およびパリティエラー発生状態の動作例を説明するタイミング図である。

第2図(a)に示すように、D2Bの正常の通信動作時は、送信局2からデータ(1バイト)12とデータの終了を現わすエンドオブデータビット13とデータ(1バイト)12およびエンドオブデータビット13が奇数パリティになるためのパリティビット14とを1単位にして受信局3に送信する。一方、受信局3はパリティビット14のチェック等を行ない、データが正しい場合には1バイトのデータを受信してアクノリッジビット15として"0"を送信局2に返送する。更に、送信局2ではアクノリッジビット15としての"0"を受信すると、次のデータ(1バイト)12を同様の手順で受信局3に送信する。従っ

## 特開平3-73642 (4)

て、D2B上のデータは図示のとおりになる。

また、第2図(b)に示すように、D2B(バス)の論理は伝送路上で出力しているデータのワイアードANDとなる特性を利用しプロトコルテスト装置を用いることにより、パリティに誤りを発生させる例である。

まず、プロトコルテスト装置1は、通信エラー設定部9において、送信局2が送信するデータ(1バイト)の内最終の1ビットの値を'1'から'0'に変え、パリティエラーを発生させるように設定しておく。次に、送信局2が出力しているデータをレシーバ6およびモニタ回路7よりモニタを行ない、検出回路8でデータ(1バイト)の内の最終の1ビットを出力するか否かの検出を行なう。更に、最終の1ビットを出力する所でパターン発生回路10から"0"を出力するパターンを発生し、送信回路11、ドライバ5を介して伝送路4に出力する。このため、送信局2はデータ(1バイト)の最終1ビットに"1"を出力しているにもかかわらず、伝送路4上では"0"に

なり、受信局3ではこの"0"を受信する。そこで、送信局2から送信するパリティビット"1"が奇数パリティとはならないため、受信局3ではアクリッジビット"1"(NAK)を返送する。また、送信局2では、アクリッジビット"1"を受信するので、再度同じデータ(1バイト)を送信する。

このように、本実施例のプロトコルテスト装置は、テスト対象となる送受信装置間の通信データに通信エラーパターンを重畳することによって、一度の通信エラーの発生で送信局および受信局のテストを同時に行うことができる。

第3図は本発明の第二の実施例を説明するための送受信装置間で送受信される通信フレームの構成図である。

第3図に示すように、通信フレームは送受信装置の中で送信局のアドレスを示す送信元アドレス16と送受信装置の中で受信局のアドレスを示す受信先アドレス17と通信データの種別を示す制御コード18及び通信データ19とから構成され

ている。第1図に示すプロトコルテスト装置と同様に、本実施例はこの通信フレームの中で送信元アドレス16、受信先アドレス17が特定の送受信装置のアドレスと一致したとき、通信エラーを発生するパターンを伝送路にのせることにより、特定の送受信装置からの通信および特定の送受信装置宛の通信を妨害することができ、特定の送受信装置がダウンした場合のテストを効率よく行なうことができる。

上述した本実施例のプロトコルテスト装置は、送受信装置間で通信しているデータに対して通信エラーのパターンを重畳し、通信エラーを発生させるという構成であるので、前述した従来のプロトコルテスト装置が通信エラーのフレームをテスト対象である送受信装置へ2段階にわたって送信しているのと比較すると、より効率化され、しかも実際の通信エラーの発生により近い状態でテストすることができる。

〔発明の効果〕

以上説明したように、本発明のプロトコルテス

ト装置は、テスト対象となる送受信装置間での通信データに加え、通信エラーのパターンを重畳して通信エラーを発生させることにより、通信エラー発生時の送受信装置の応答を同時に解析することができるという効果がある。

また、本発明は従来のプロトコルテスト装置での通信エラーを発生する構成に比べ、外部よりパターンをのせて通信エラーを発生させているので、実際の通信エラーの発生の状態でテストすることができるという効果がある。

## 図面の簡単な説明

第1図は本発明の第一の実施例を示す伝送路に接続されたプロトコルテスト装置のブロック図、第2図(a)、(b)はそれぞれ第1図に示すプロトコルテスト装置の正常状態およびパリティエラー発生状態の動作例を説明するタイミング図、第3図は本発明の第二の実施例を説明するための通信フレームの構成図、第4図は従来の一例を示す伝送路に接続されたプロトコルテスト装置のプロ

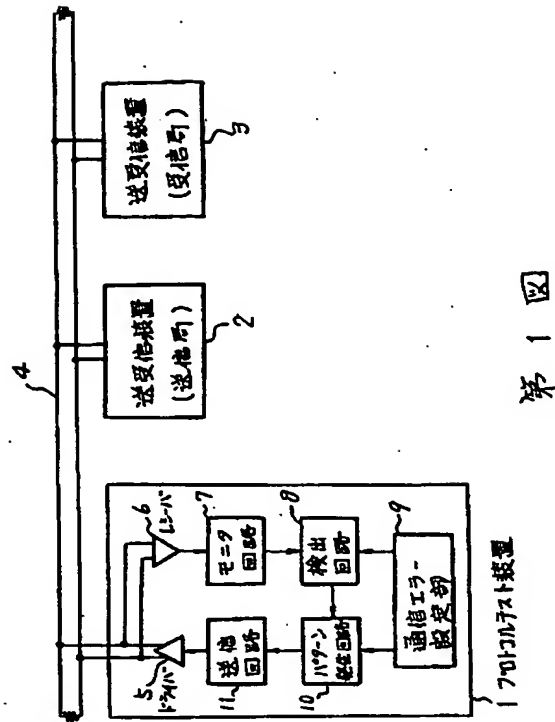


## 特開平3-73642(5)

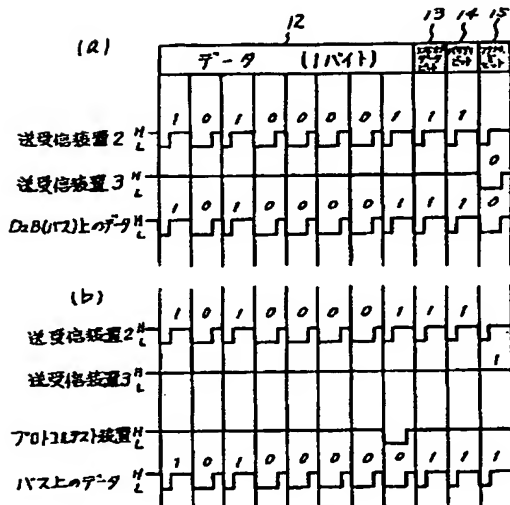
ック図、第5図は第4図における従来の送信局と受信局の通信例を説明するための模式図、第6図(a)、(b)はそれぞれ従来のプロトコルテスト手順を説明するための装置接続図である。

1…プロトコルテスト装置、2…送受信装置(送信局)、3…送受信装置(受信局)、4…伝送路、5…ドライバ、6…レシーバ、7…モニタ回路、8…検出回路、9…通信エラー設定部、10…パターン発生回路、11…送信回路、12…データ(1バイト)、13…エンドオブデータビット、14…パリティビット、15…アクノリッジビット、16…送信元アドレス、17…受信元アドレス、18…制御コード、19…データ。

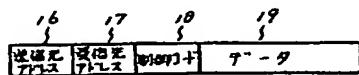
代理人 弁理士 内 原 晋



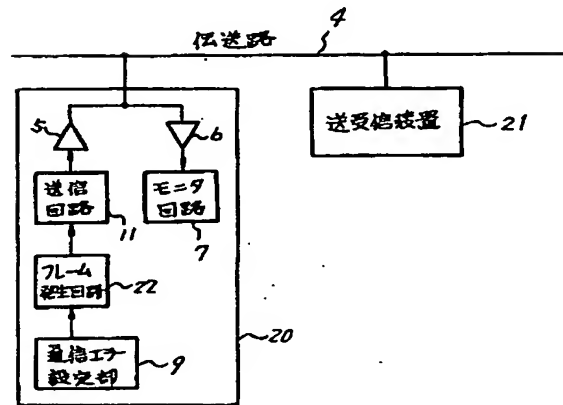
第 1 図



第 2 図



第 3 図



第 4 図

## 特開平3-73642(8)

